

DLPC34xx 一般系统设计指南应用手册

Susan Ji and Tony Lee

摘要

除了每个 DLP 芯片数据表中的详细设计信息之外，本应用手册可作为附加资源介绍 DLP® Pico™产品的一般设计指南。使用 DLPC34xx 显示控制器设计 DLP Pico 显示系统时，系统设计人员应参考本应用手册。

内容

1	系统概述	2
2	系统功耗	3
3	系统控制	8
4	DMD 操作提示.....	9
5	系统调试提示.....	10
6	DLPC34xx 视频输入接口	11
7	DMD 接口设计注意事项	13
8	PMIC 设计注意事项	15

附图目录

1	典型 DLP™Pico 系统方框图	2
2	带 DLPA2000/5 的系统电源方框图	4
3	带 DLPA3000/5 的系统电源方框图	4
4	DLPC34xx 系统中的关键信号	5
5	带 DLPA3000/5 的系统正常上电顺序	6
6	带 DLPA3000/5 的系统正常断电顺序	7
7	LightCrafter™EVM GUI	8
8	DMD 信号质量的测量	10
9	调试流程	10
10	数据信号完整性问题 – 反射、间断性和噪声	11
11	DMD 上电和断电顺序	13
12	从 LightCrafter™EVM GUI 读取总线训练结果正常（通过 DLPC3438 的 I ² C）	14
13	从 LightCrafter™EVM GUI 读取训练总线结果失败（通过 DLPC3438 的 I ² C 总线）	14
14	DLPA3000 照明驱动器电路	15
15	高反向电流可能会损坏器件	16
16	VIN = 19V、电感为 2.7μH、输出电容为 44μF 时的反向电流	16
17	VIN = 19V、电感为 4.7μF、输出电容为 44μF 时的反向电流	17
18	反向电流与开环电压间的关系	17

附表目录

1	DLPC34xx 芯片组的产品配置	3
2	通过 DLPC3430/3 上的 GPIO_01 和 GPIO_02 进行 DSI 通道配置	12
3	DLPC3430/3 上的 MIPI-DSI 时序要求	13

商标

Pico, DLP, LightCrafter are trademarks of Texas Instruments.
DLP is a registered trademark of Texas Instruments.

1 系统概述

1.1 系统框图

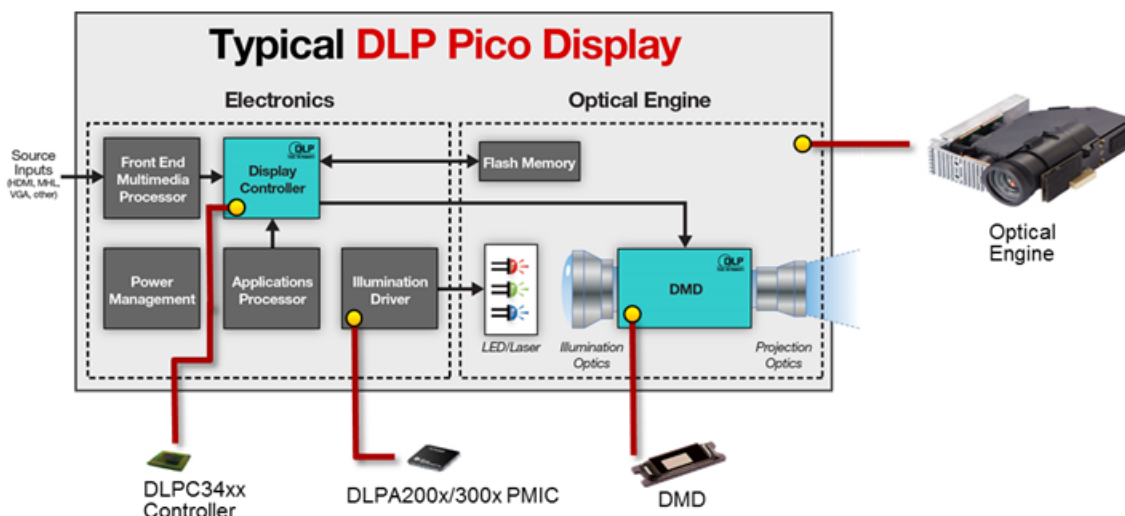


图 1. 典型 DLP™Pico 系统方框图

图 1 显示了一个采用光学引擎和电路板的 DLP Pico 显示系统典型系统框图。DLP Pico 生态系统中的各种光学引擎制造商都提供了具有不同数字微镜器件 (DMD) 分辨率的光学引擎选择。光学引擎通常包括 DMD、照明 LED、投影透镜和闪存。闪存可存储颜色校准数据和 DLPC34xx 控制器内 Arm CPU 的操作软件。DLPC34xx 控制器和 DLPA200x 或 DLPA300x 电源管理集成电路 (PMIC) 与其他系统芯片一起布置在电路板上。这些附加芯片是根据产品的预期应用添加的。电路板通过板对板连接器或用于双向 SPI 闪存和 DMD 接口的柔性板连接到光学引擎。

注：考虑整个投影系统的散热设计，尤其是 LED 照明器的散热非常重要。请与光学引擎提供商联系，以获取热设计指南和建议。

为了使系统正常运行，DLP Pico 芯片组配备了三个芯片：DLPC34xx、PMIC 和 DMD。所有芯片必须集成到一个系统中。DLPC34xx 和 PMIC 通常直接从 TI 或 TI 授权的分销商处购买。DMD 通常随光学引擎一起提供。产品配置如下面的表 1 所示。

表 1. DLPC34xx 芯片组的产品配置

DLP Pico	DMD 分辨率	控制器	PMIC/LED 驱动器
DLP2010 (0.2" WVGA)	854 × 480	DLPC3430、DLPC3435、DLPC3470	DLPA2000、DLPA2005、DLPA3000
DLP3010 (0.3" 720p)	1280 × 720	DLPC3433、DLPC3438、DLPC3478	DLPA2000、DLPA2005、DLPA3000、DLPA3005
DLP3310 (0.33" 1080p)	1920 × 1080	2 个 DLPC3437	DLPA3000、DLPA3005
DLP4710 (0.47" 1080p)	1920 × 1080	2 个 DLPC3439	DLPA3000、DLPA3005
DLP230GP (0.23" qHD)	960 × 540	DLPC3432	DLPA2000、DLPA2005、DLPA3000
DLP230KP (0.23" HD)	1280 × 720	DLPC3434	DLPA2000、DLPA2005、DLPA3000
DLP230NP (0.23" 1080p)	1920 × 1080	DLPC3436	DLPA2000、DLPA2005、DLPA3000

1.2 原理图和 PCB 设计

[DLPDLPCR2010EVM](#)、[DLPDLPCR3010EVM](#)、[DLPDLPCR4710EVM](#) 和 [DLPDLPCR3310EVM](#) 的所有参考设计均可在 [TI 网站](#) 上找到。这些相关文档包括原理图、PCB 布局文件、物料清单 (BOM) 和测试报告。[TI DLP Pico DMD 的 PCB 设计要求](#) 和 DLPC34xx 数据表中提供了 PCB 布局指南。

1.3 软件编程人员指南

可以从以下 TI 链接下载《软件编程人员指南》：

- [《DLPC3470 和 DLPC3478 软件编程人员指南》](#)
- [《DLPC3439 软件编程人员指南》](#)
- [《DLPC3437 软件编程人员指南》](#)

2 系统功耗

2.1 系统电源方框图

DLPC34xx 芯片组具有四个 PMIC 选项。DLPA2000 和 DLPA2005 可分别驱动 0.75A 和 2.4A 的最大 LED 电流值。这些 PMIC 芯片需要额外的外部低压降稳压器 (LDO) 来支持整个系统的电源需求，如 [图 2](#) 所示。红点表示电压源。对于 24 位并行 RGB 接口， V_{INTF} 可以是 1.8V、2.5V 或 3.3V。如果 I²C 总线 0 为 1.8V，则它可以由 DLPA200x 负载开关驱动。对于 SPI 闪存， V_{CC_FLSH} 可以是 1.8V、2.5V 或 3.3V。如果 SPI 闪存为 1.8V，则可以由 DLPA200x 负载开关驱动。为避免电流过载，除 DLPC34xx、DMD 和闪存之外，不得将 DLPA200x 负载开关用于驱动任何其他器件。

DLPA3000 和 DLPA3005 芯片可分别驱动 6A 和 16A 的最大 LED 电流值。这两款芯片都集成了更多的电源功能，如 [图 3](#) 所示。红点表示电压源。对于 SPI 闪存 (SPI 总线 0)， V_{CC_FLSH} 可以是 1.8V、2.5V 或 3.3V。对于并行 24 位数据总线， V_{INTF} 可以是 1.8V、2.5V 或 3.3V。I²C 总线 0 电压也可由 DLPA3000/5 提供。如果 V_{CC_FLSH} 为 1.8V，则也可以由 DLPA3000/5 供电。

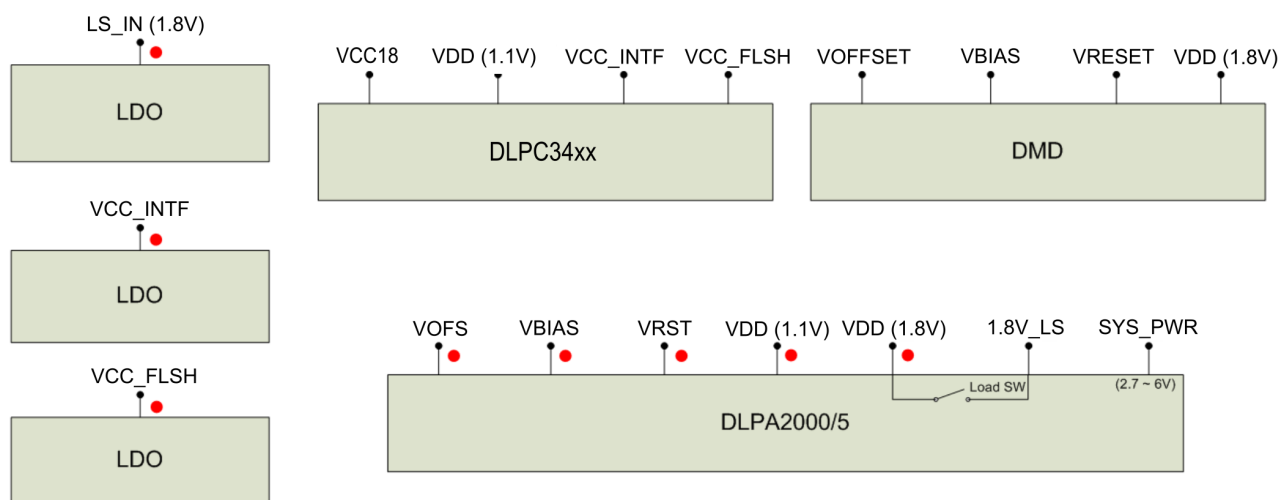


图 2. 带 DLPA2000/5 的系统电源方框图

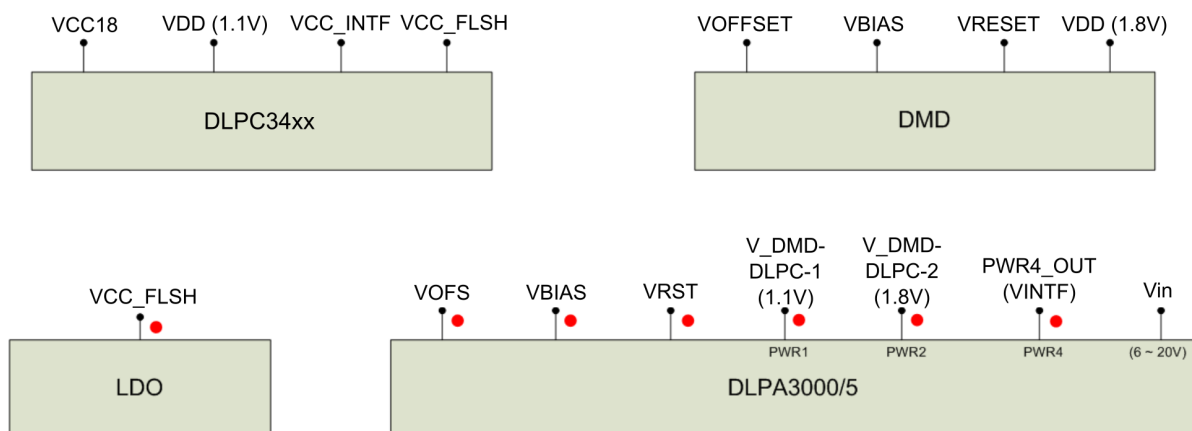


图 3. 带 DLPA3000/5 的系统电源方框图

2.2 系统上电/断电顺序

典型的系统需要数字微镜器件 (DMD)、DLPC34xx 和 PMIC。每个芯片都有自己的上电和断电顺序，这些数据分别在其数据表中指定。图 4 显示了系统上电/断电事件期间需要监测的关键信号。图 5 和图 6 给出了 DLPC34xx、PMIC 和 DMD 的上电/断电序列期间图 4 中所示关键信号的整体视图。每个信号的顺序对确保系统正确运行至关重要。不遵循所提供的准则可能会对 DMD 造成潜在的和永久性的损坏。

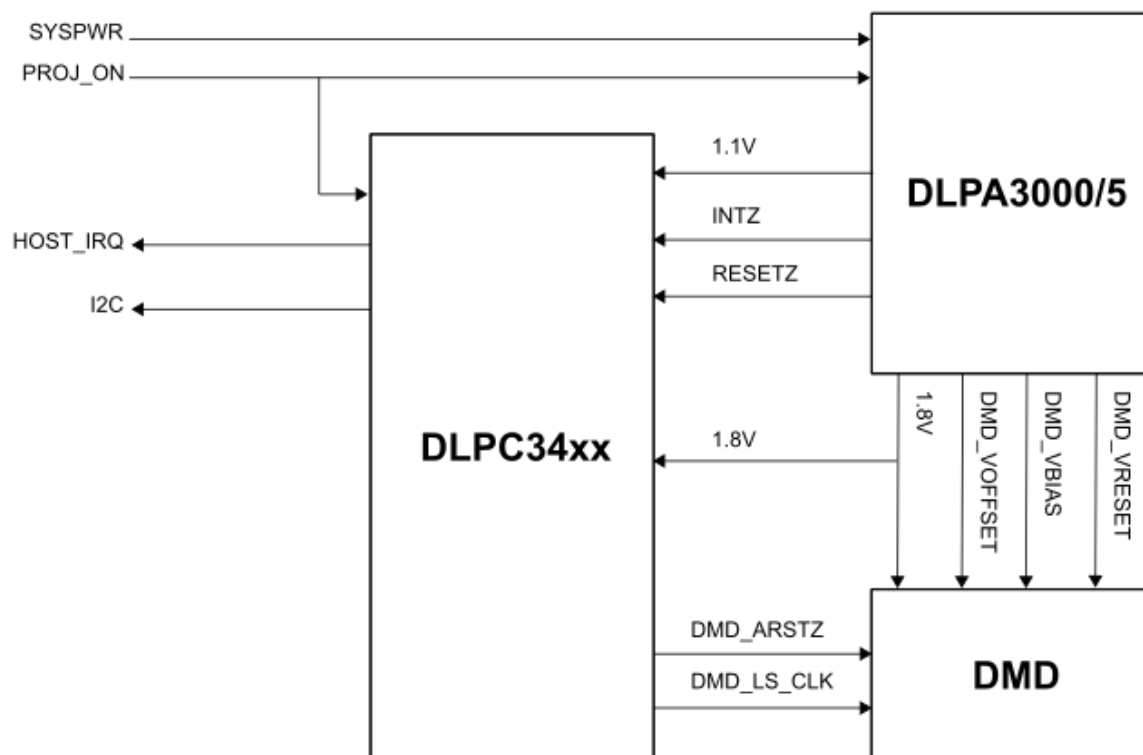


图 4. DLPC34xx 系统中的关键信号

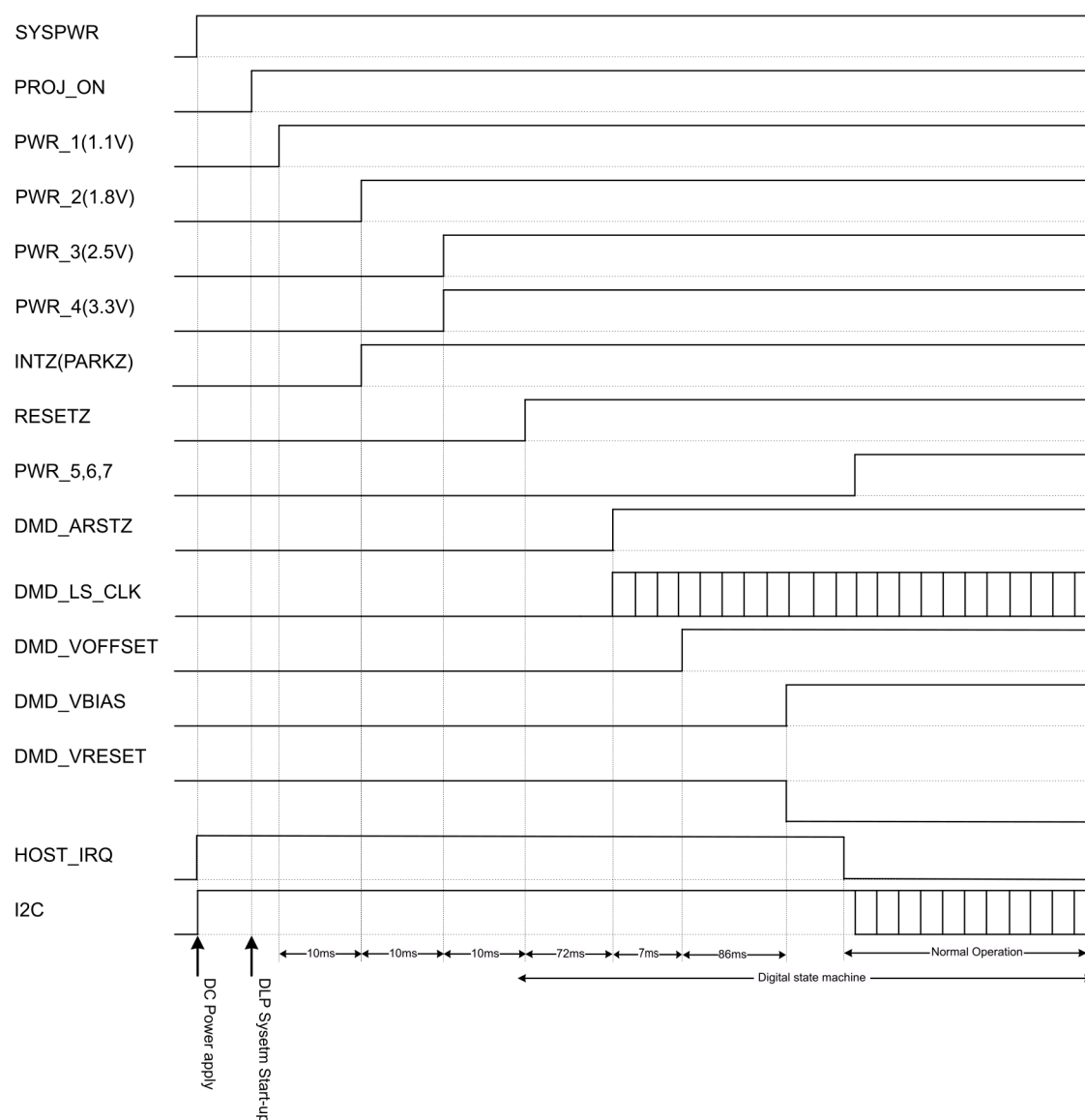


图 5. 带 DLPA3000/5 的系统正常上电顺序

注：图 5 中指示的确切时间可能会因所选的 DLPC34xx 软件而异。

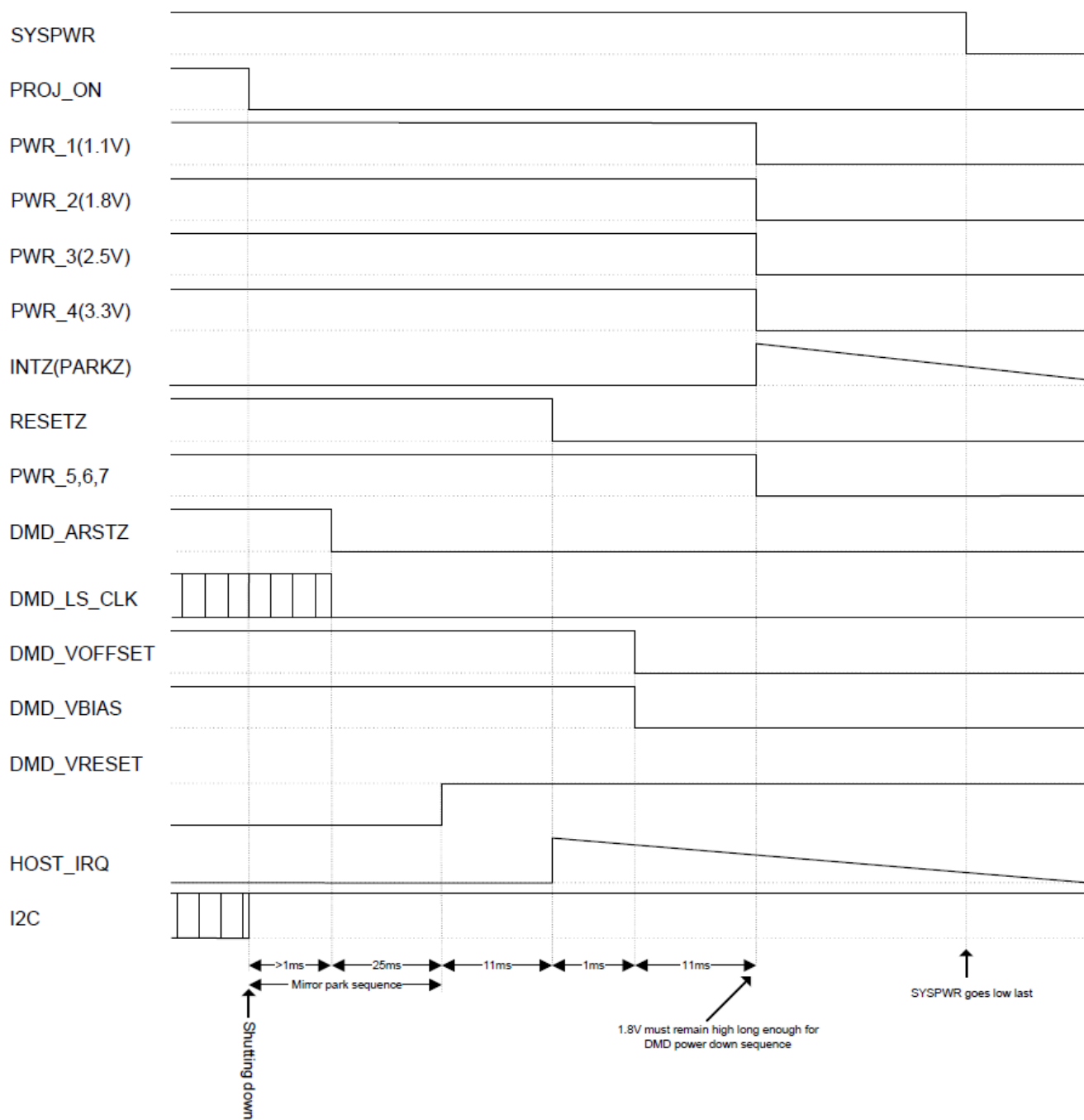


图 6. 带 DLPA3000/5 的系统正常断电顺序

注: 图 6 中指示的确切时间可能会因特定的 DLPC34xx 软件而异。

3 系统控制

DLPC34xx 显示控制器通常可通过 I²C 总线接口访问。较小的 7mm × 7mm 封装控制器（DLPC3430 和 DLPC3433）通过 DSI 接口提供额外的系统控制功能。I²C 总线速率固定在 100kHz。I²C 总线上拉电压由 V_{INTF} 确定，可以是 1.8V、2.5V 或 3.3V。默认 DLPC34xx I²C 器件地址为 0x36（可以选择设置为 0x3A）。DLPC34xx 的所有 I²C 读写命令均可在《[DLPC34xx 软件编程指南](#)》中找到。为了进行调试和系统测试，可以将 LightCrafter™EVM GUI 或 DLP Pico 显示和光控制 GUI 安装在基于 Windows 的计算机中。该 LightCrafter™EVM GUI 具有图形用户界面，其中包含访问和控制 DLPC34xx 系统所需的所有 I²C 命令。[DeVaSys USB-I2C](#) 板是一种可能的适配器板，可用于与 DLPC34xx 通信（如果不使用 LightCrafter™EVM GUI）。连接 USB-I2C 适配器板时，需要移除另一个 I²C 主器件。该 LightCrafter™EVM GUI 可在相关的 DLPC34xx EVM 网页上找到。LightCrafter EVM GUI 示例如图 7 所示。

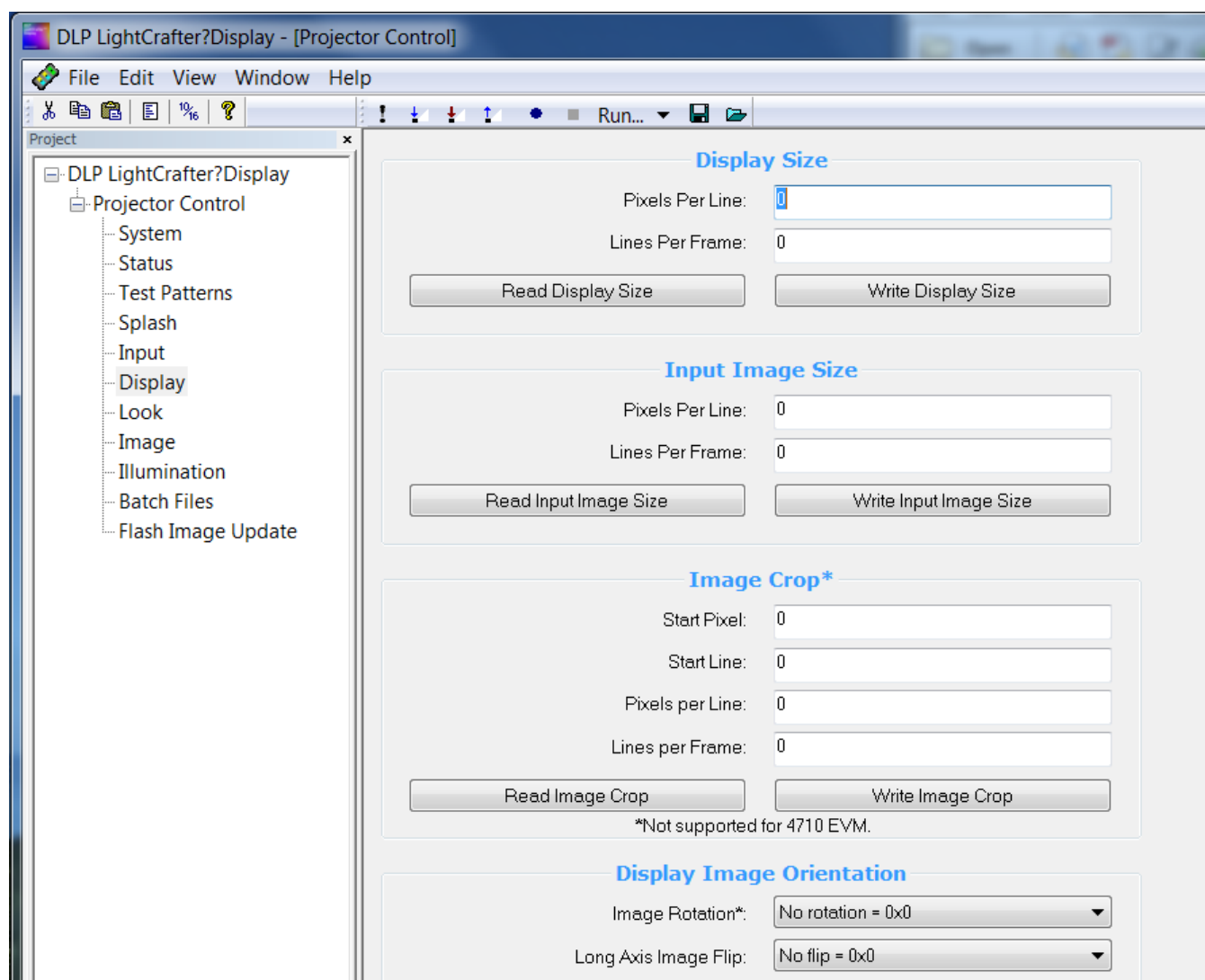


图 7. LightCrafter™EVM GUI

DLPC2010、DLPC3010 和 DLPC4710 DLP LightCrafter™Display EVM 提供了用于 DLPC34xx 芯片的 EVM 工具。

4 DMD 操作提示

4.1 复位块

1. 具有原始 WVGA 分辨率的 Pico DMD 具有 8 个复位块，qHD 具有 8 个复位块，720p 具有 12 个复位块，而 1080p 具有 16 个复位块。
2. RESET（镜像状态更改）通常一次发生在一个块。
3. 务必遵守所有设计准则，以使 RESET 正确发生。
4. 不遵守 [PCB 设计准则](#) 和已发布的器件规格可能会导致 RESET 问题和 DMD 永久损坏。

4.2 什么会导致块复位问题？

- 信号控制不当：ARSTZ、LS_CLK、LS_WDATA。
- 电源（ V_{DD} 、 V_{DDI} 、 V_{offset} 、 V_{bias} 或 V_{reset} ）超出规格。
- 热插拔 DMD。
- 断电顺序不正确。

4.3 如何确保正确复位模块

1. 软件上电保护：
 - 软件机制有助于在系统上电时保护 DMD 镜像。
 - 在上电序列中，尝试读取 DMD 器件 ID。该命令使用 V_{DD} 和 ARSTZ。
 - 成功读取表示 DMD 已连接，系统将继续打开其余电源。
 - 读取不成功不会停止上电顺序。这表示未连接 DMD，连接了错误的 DMD 或连接不良，或者 V_{DD} 、ARSTZ 或时钟信号有问题。
 - 上电保护可防止 DMD 热插拔。
 - 上电保护不会保护 DMD 免受热插拔、嘈杂信号或接地的影响，上电后打开 V_{DD} 、ARSTZ、LS_CLK 或 LS_WDATA。
2. DMD 信号质量：
 - 所有信号必须尽可能靠近 DMD (< 5mm) 测量。请参阅 [图 8](#)。
 - V_{DD} 应为 $1.8V \pm 0.15V$ 。
 - V_{DDI} 应为 $1.8V \pm 0.15V$ 。
 - V_{offset} 应为 $10V \pm 0.5V$ 。
 - V_{bias} 应为 $18V \pm 0.5V$ 。
 - V_{reset} 应为 $-14V \pm 0.5V$ 。
 - ARSTZ、LS_CLK 和 LS_WDATA 的最小输入逻辑高电平为 $0.7 \times V_{DD}$ 。最大输入逻辑高电平为 $V_{DD} + 0.3V$ ， $V_{DD} = 1.8V$ （典型值）。
 - ARSTZ、LS_CLK 和 LS_WDATA 的最小输入逻辑低电平为 $-0.3V$ 。最大输入逻辑低电平为 $0.3 \times V_{DD}$ ， $V_{DD} = 1.8V$ （典型值）。
 - 需要使用一些电容来控制 DMD 信号和电源电压线上的纹波或噪声。
 - DMD 越大，需要的电容就越大。
 - V_{bias} 和 V_{rst} 使用至少 100nF 的电容， V_{ofs} 使用至少 200nF 的电容。为了使纹波保持在可接受的范围内，可能需要更大的电容，并且电容的大小可以通过仿真和实验确定。
 - 避免不正确的断电顺序。在 PROJ_ON 变为低电平后， V_{in} 和 1.8V 电源至少需要保持 36ms 或更长时间。
 - 从控制器到 DMD 的蚀刻布线长度必须 $\leq 165mm$ ，包括 PCB 和柔性印刷电路 (FPC) 布线。FPC 的顶层和底层之间需要有接地层。请参阅 [TI DLP™ Pico TRP 数字微镜器件的 PCB 设计要求](#) 中的详细布局和 PCB 注意事项。

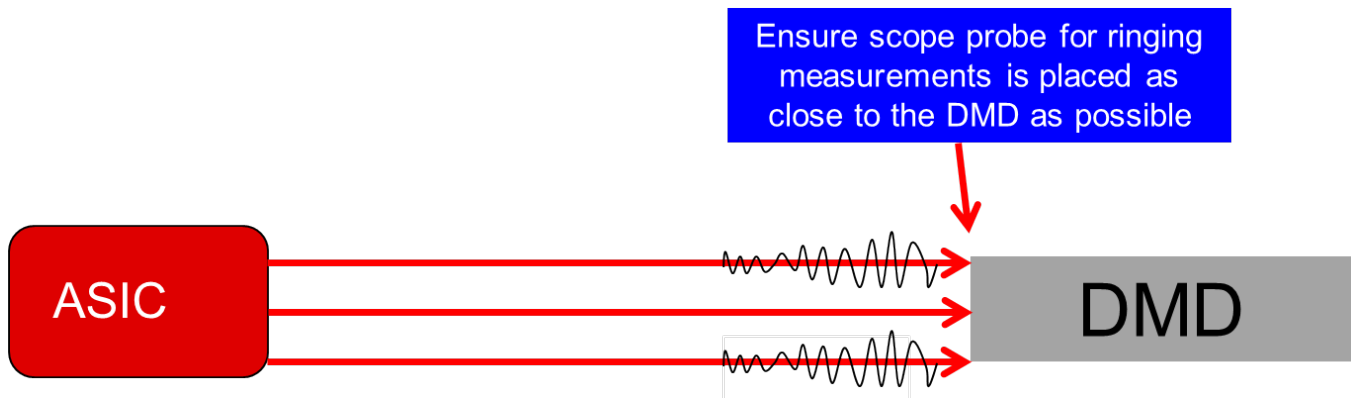


图 8. DMD 信号质量的测量

5 系统调试提示

组装完整个系统后，可能需要进行其他调试才能实现正常运行。本节讨论了调试流程并介绍了一些常见的设计错误。图 9 显示了从初始检查到让外部视频显示正常工作的调试过程。

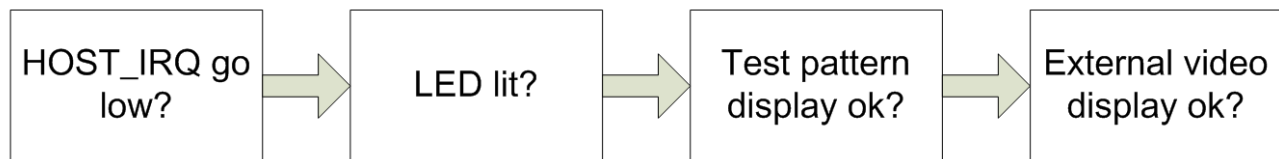


图 9. 调试流程

5.1 HOST_IRQ 变为低电平

HOST_IRQ 信号是一个有用的指示，其指示 DLPC34xx 内部的嵌入式 Arm CPU 正在成功引导。接通系统电源并且 PROJ_ON 变为高电平后，HOST_IRQ 应该变为低电平。如果不是，请检查：

- DLPA3000/5 V_{IN} 范围是 6 到 20V。
- DLPC34xx 的时钟为 24MHz，并且具有适当的信号电平。
- PROJ_ON 变为高电平（1.8V 至 3.3V）。
- 使用的所有芯片（DLPC34xx、DMD 和 PMIC）均正确无误，且连接正确。如果芯片 ID 不匹配，软件将检查芯片 ID，并取消引导操作。
- LED 连接正确。否则，LED 开路负载保护将激活。
- PROJ_ON 置位后，PARKZ (INT_Z) 和 RESETZ 为高电平。
- 所有电源电压均在规格范围内（1.1V、1.8V、2.5V 或 3.3V）。
- DLPC34xx JTAG 复位具有下拉电阻器
- 确保 DLPC34xx 和 PMIC 之间的 SPI 总线 1 连接正确，并且使用了适当的上拉电阻。

5.2 LED 亮起

- DLPA2000/5 和 DLPA3000/5 设计用于共阳极 LED 配置。
- 检查 R_{LIM} （电流感应）电阻值和功耗额定值。
- 检查 DLPA2000/5 或 DLPA3000/5 的 PARKZ (INTZ)。“低”表示系统错误。
- 检查是否设置了 LED 启用命令。
- 检查是否已从 DLPC34xx 正确发送了 LED_SEL0 和 LED_SEL1 信号。

5.3 显示内部测试图案

- 检查 DMD 路由选项是否与软件设置匹配。检查 DLPC34xx 数据表中的控制器到 DMD 映射选项。
- 检查 I²C 总线活动。

5.4 显示外部视频

- 检查所选分辨率是否未超过最大分辨率值。

6 DLPC34xx 视频输入接口

DLPC34xx 支持 8 位并行 RGB 接口，其像素时钟高达 150MHz，在 DMD 原始分辨率下，标准显示器以及帧序列 3D 显示器的帧速率为 120Hz。DLP4710 仅在 1280 × 720、960 × 1080 或 1920 × 540 的分辨率下支持 120Hz 帧速率。在 150MHz 像素时钟下使用并行 RGB 接口时，需要注意信号完整性和 EMI，尤其是并行 RGB 总线通过 PCB 板之间的柔性电缆时。在项目设计阶段，需要充分考虑 PCB 或柔性电缆的长度、阻抗控制、信号布线和适当的屏蔽。像素时钟和数据总线的信号完整性较差的示例如图 10 所示。这可能会导致图像质量问题。当必须使用长挠性电缆时，建议使用 LVDS 转换器来减轻 EMI 和信号完整性问题。

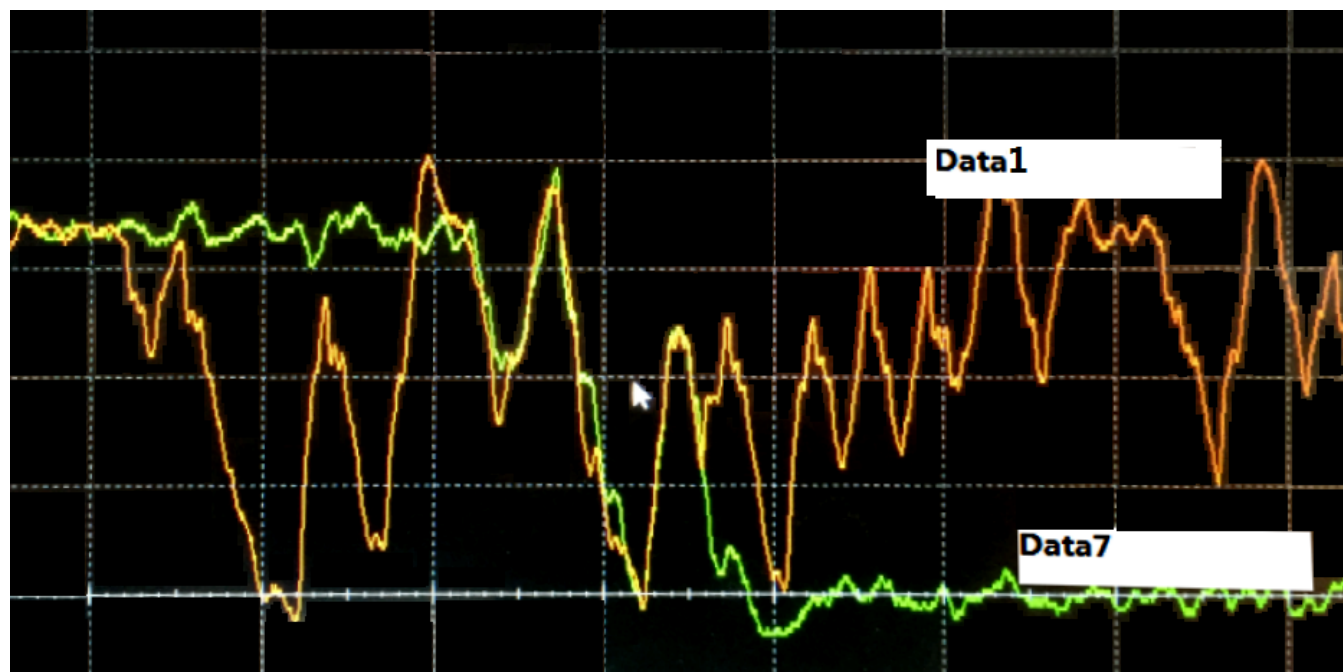


图 10. 数据信号完整性问题 – 反射、间断性和噪声

DLPC430/3 输入接口支持多达四个通道的业界通用 DSI 3 类视频接口。请注意，DLPC3435/8/9 仅支持并行 RGB 接口，不支持 DSI 接口。DSI 是一种源同步、高速、低功耗、低成本的物理层。DSI-PHY 单元负责单向数据通道在高速 (HS) 模式下的数据接收或低功耗 (LP) 模式下的数据接收和传输。高速接收器是差分线路接收器，而低功耗接收器是非端接单端接收器。DLPC3430/3 支持最多四个通道的 MIPI DSI 接口类型 3，通道速率为 470Mbps，分辨率从 320 × 200 到 1280 × 800 不等。DLPC3430/3 GPIO_1 和 GPIO_2 可用于配置 DSI 通道的数量。上拉电阻和下拉电阻可安装在 GPIO_1 和 GPIO_2 上，以在启动时启用不同的通道配置，如 表 2 所示。

表 2. 通过 DLPC3430/3 上的 GPIO_01 和 GPIO_02 进行 DSI 通道配置

GPIO_02	GPIO_01	DSI 数据通道数
DSI-Lane-Config_1	DSI-Lane-Config_0	
0	0	1
0	1	2
1	0	3
1	1	4

对于带 MIPI DSI 总线的 DLPC3430 或 DLPC3433，建议严格遵循 PCB 布局指南：

- 必须将所有数据和时钟的差分线路进行布线，以匹配 50Ω 单端（和 100Ω 差分）阻抗。
- 差分线路两侧应采用接地布线进行屏蔽。
- 差分对（每个通道内的 dp/dn 线）必须紧密耦合。
- 差分对应该处于相同的环境（在其两侧和之间都有接地布线）。
- 线路应远离任何其他信号，以最大程度地减少串扰。
- 建议 dp 与 dn 的长度匹配。
- 如果不可能绝对匹配，则建议 dp 稍长于 dn（增量延迟不超过 8 到 10ps）。这对于时钟通道尤其重要。这是为了防止在 HS 到 LP 转换期间在时钟通道上出现毛刺延迟。
- 在同一平面上布置差分信号，并避免使用过孔。

有关 DLPC3430/3 的时序要求，请参阅 表 3。将其与 DSI 主处理器所做的配置相匹配。

- 对于特定产品，DLPC3430/3 可以支持 DSI 或并行 RGB，但不能同时支持两者。
- DLPC3430/3 不能实时支持 DSI 或 RGB 开关，因为 DSI 主机处理器和 DLPC3430/3 之间存在握手过程。要成功完成此握手过程，在 DSI 主机处理器运行之前，必须启动并运行 DLPC3430/3 控制器，并为 DSI 进行设置。如果 DSI 主机处理器已在运行并且控制器仍在引导中，则控制器将丢失握手信号，并且 DSI 将无法工作。
- DLPC3430/3 仅支持 MIPI DSI 视频传输，但不支持 DSI 命令。DLPC3430/3 显示配置（例如输入源、输入分辨率、输入裁切和显示分辨率）需要通过 DSI 主机处理器的 I²C 总线进行设置。
- 对于给定的帧速率，DSI 高速 (HS) 时钟频率必须是固定的。如果需要不同的 DSI 时钟速率来支持其他帧速率或分辨率，则将需要 I²C 命令“Write DSI Parameters (BDh)”（写入 DSI 参数 (BDh)）。
- 不支持总线转弯，因此必须从 DSI 主机处理器中禁用 BTA。
- DLPC3430/3 的时序要求如 表 3 所示。这必须与 DSI 主机处理器所做的配置相匹配。

表 3. DLPC3430/3 上的 MIPI-DSI 时序要求

			最小值	最大值	单位
支持的频率通道	时钟通道		80	235	MHz
	数据通道	有效数据速率	160	470	Mbps
	数据通道数	可选	1	4	通道
$T_{HS-PREPARE} + T_{HS-ZERO}$	在低功耗 (LP) 到高速率 (HS) 转换期间, 发送器在发送同步序列之前驱动 HS-0 状态的时间	80MHz 至 94MHz HS 时钟	565		ns
		95MHz 至 235MHz HS 时钟	465		ns
$T_{HS-SETTLE}$	从 $T_{HS-PREPARE}$ 的开头开始, HS 接收器应忽略任何数据通道 HS 转换的时间间隔。HS 接收器应忽略最小值之前的任何数据通道转换, 并响应最大值之后的任何数据通道转换。	80MHz 至 94MHz HS 时钟		565	ns
		95MHz 至 235MHz HS 时钟		465	ns

7 DMD 接口设计注意事项

DMD 连接了四个电源。VDD 用作 CMOS 电源, VBIAS、VRESET 和 VOFFSET 用于倾斜 DMD 上的微镜。确保这四个电源在 DMD 处稳定。过冲、下冲、纹波和电压范围必须符合 DMD 规范。为了确保稳定性, 还需要考虑这四个电源的布线宽度和长度。在 TI 参考设计中, 使用了 15mil 迹线来对这四个电源进行布线。应在 DMD 电源引脚附近放置足够的旁路电容。DMD 越大, 所需的电容越大。在 TI 参考设计中, VDD 上有两个 0.1 μ F 电容, 而 VBIAS、VRESET 和 VOFFSET 则有一个 0.1 μ F 电容。如前所述, 必须在 PCB 板上确保并验证这四个电源的上电和断电顺序。违反这些要求可能会导致图像问题, 甚至会对 DMD 造成永久性损坏。DMD 电源的上电和断电顺序如 图 11 所示。

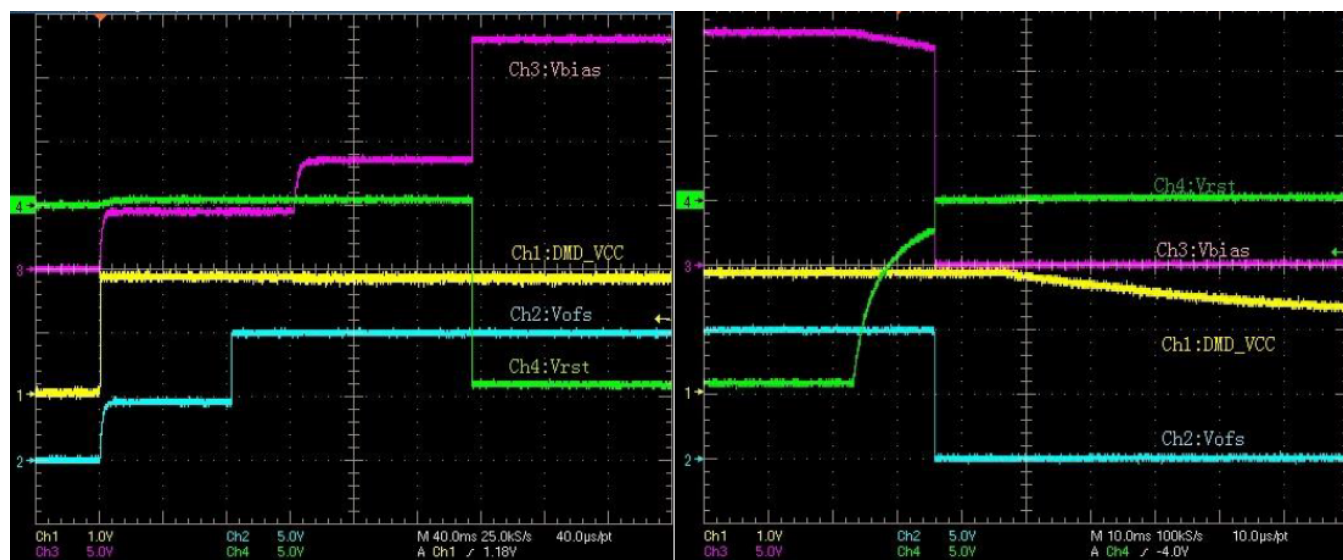


图 11. DMD 上电和断电顺序

DLPC34xx 和 DMD 之间有两组可确保系统正确运行的信号。LVDS 接口以高达 600MHz 的速率将视频数据从 DLPC34xx 传输到 DMD。对于 DLPC2010, 使用了四对数据总线, 并且有四个不同的引脚映射选项可用于简化 PCB 布局。对于 DLP3010、DLP4710 和 DLP3310, 使用了全部的八对数据总线, 并且有两个引脚映射选项可以简化 PCB 布局。信号完整性必须通过设计来确保。如果使用柔性电缆, 则应添加一个接地层, 以确保高速数据总线的差分对具有 100 $\Omega \pm 10\%$ 的阻抗。在设计和验证阶段, 应考虑电压 (± 200 mV)、上升沿或下降沿以及 CLK 和数据时序裕度, 以防止由于挠性电缆或 PCB 布线的公差而在生产阶段产生图像

质量或闪烁问题。对于这些高速信号，DLPC34xx 在每次启动时都会实施总线训练方案，以优化时钟或数据时序。主机处理器可以读取一个 I²C 寄存器。训练产生的值指示每个时钟和数据对的每个特定 PCB 或柔性电缆上存在多少裕度。一个很好的 H 总线训练结果的例子是高通 DLL 值为 47，低通 DLL 值为 5。

DLPC34xx 将在低和高之间选择一个中间值。该值为 26，裕度为 21。需要有足够的裕度以确保系统可随着 PCB 或 FPC 的老化在额定温度范围内正常工作。如 图 12 所示。

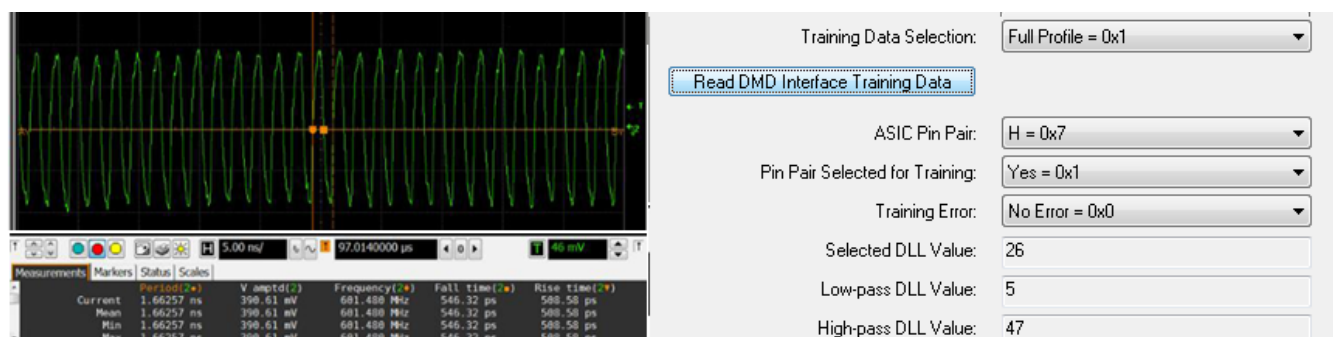


图 12. 从 LightCrafter™ EVM GUI 读取总线训练结果正常（通过 DLPC3438 的 I²C）

如果高通 DLL - 低通 DLL 小于 20，并且 DLL 设置为 25，则 DLPC34xx 将无法通过训练，如 图 13 所示。此结果表明 DMD 无法对正确的数据进行采样，从而导致图像出现缺陷或闪烁问题。

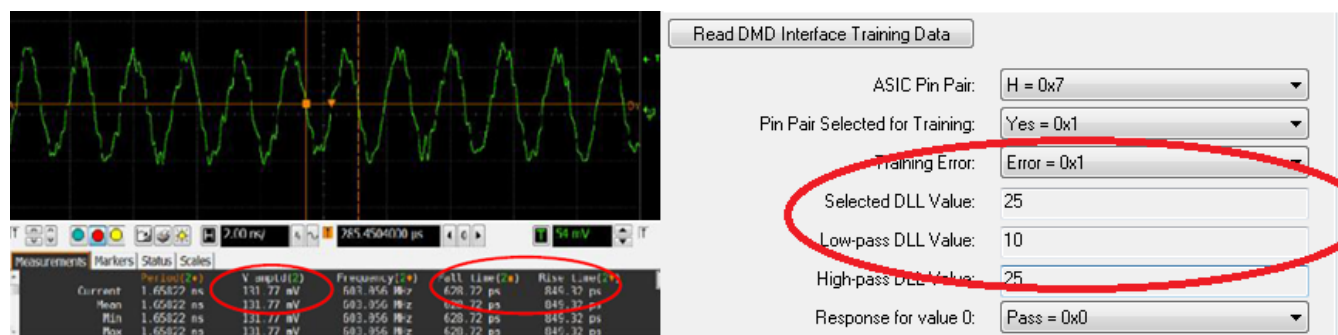


图 13. 从 LightCrafter™ EVM GUI 读取训练总线结果失败（通过 DLPC3438 的 I²C 总线）

DLPC34xx 和 DMD 之间的另一组信号是通常以 120MHz 运行的低速总线。这些信号对于 DMD 控制至关重要。PCB 或柔性设计必须要仔细，以确保信号完整性。电压电平、上升沿和下降沿以及时序至关重要。必须考虑信号布线的长度或宽度、串联电阻（TI 参考设计上为 43Ω）和布线阻抗。DMD 低速总线需要 68Ω ± 10% 的阻抗。可以调整低速总线串联电阻，以实现所需的信号质量。如 4 节所述，违反低速信号规范可能会导致图像问题和闪烁，甚至对 DMD 造成永久性损坏。

8 PMIC 设计注意事项

DLPA3000 (DLPA2000、DLPA2005 和 DLPA3005 是具有不同电流输出的类似器件) 是一个可提供高达 6A 输出的单通道 LED 驱动器, 带有一个内部 FET 和开关。在正常操作期间, 它将根据 DLPC34xx 的 LED_SEL0/1 的设置三个 LED 负载之间按顺序切换。开关频率可以是 120Hz、240Hz 或 480Hz, 具体取决于每个 LED 的占空比。这种高电流和负载切换机制需要注意外围器件的选择和布局注意事项, 以确保稳定运行。

如 图 14 所示的照明驱动器电路示例显示了所需的外围器件 (电感和电容), 以避免噪声电源 (例如降压稳压器) 对 V_{core} 、 V_{CC} 产生任何干扰。应计算并验证电感和电容的值, 以适应不同的输入电压、输出正向电压和输出电流。

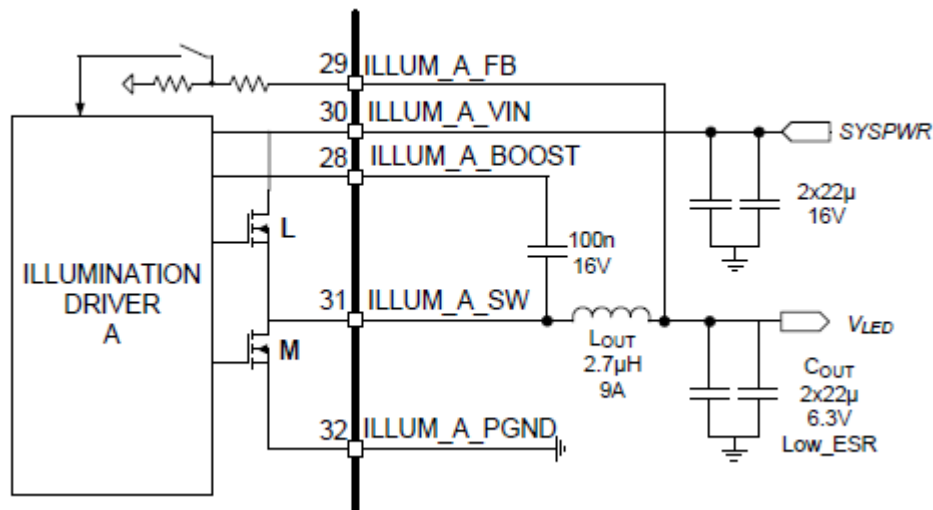


图 14. DLPA3000 照明驱动器电路

公式可作为选择合适的电感和电容值的起点。如 图 15 所示, 电感值太小会导致高反向电流或 LED_SW 信号高过冲, 从而降低可靠性。同样的原理也适用于输出电容, 这些电容是实现所需纹波电平和过冲或下冲电平, 以及最小化反向电流所必需的。正常情况下, 建议使用 44μF 的电容(图 16)。这可以根据具体的系统要求进行调整。例如, 选择 4.7μH 电感时应使用 22μF 电容。

$$L_{OUT} = \frac{\frac{V_{OUT}}{V_{IN}} \cdot (V_{IN} - V_{OUT})}{k_{I_RIPPLE} \cdot I_{OUT} \cdot f_{SWITCH}}$$

Example: $V_{IN} = 12V$, $V_{OUT} = 4.3V$, $I_{OUT} = 6A$ results in an inductor value of $L_{OUT} = 4.6\mu H$

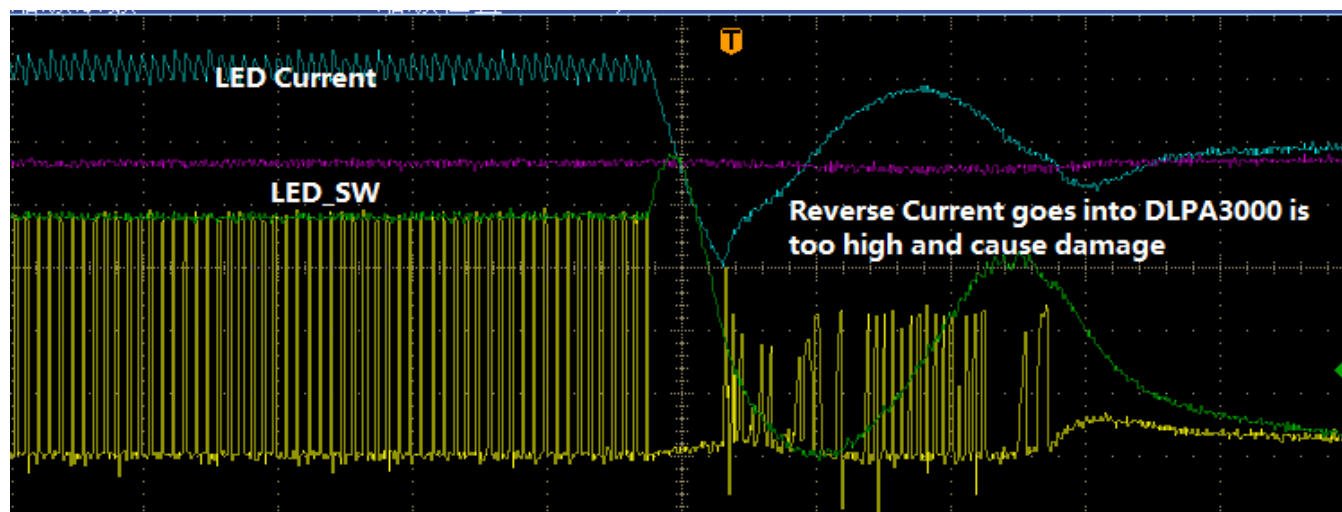


图 15. 高反向电流可能会损坏器件

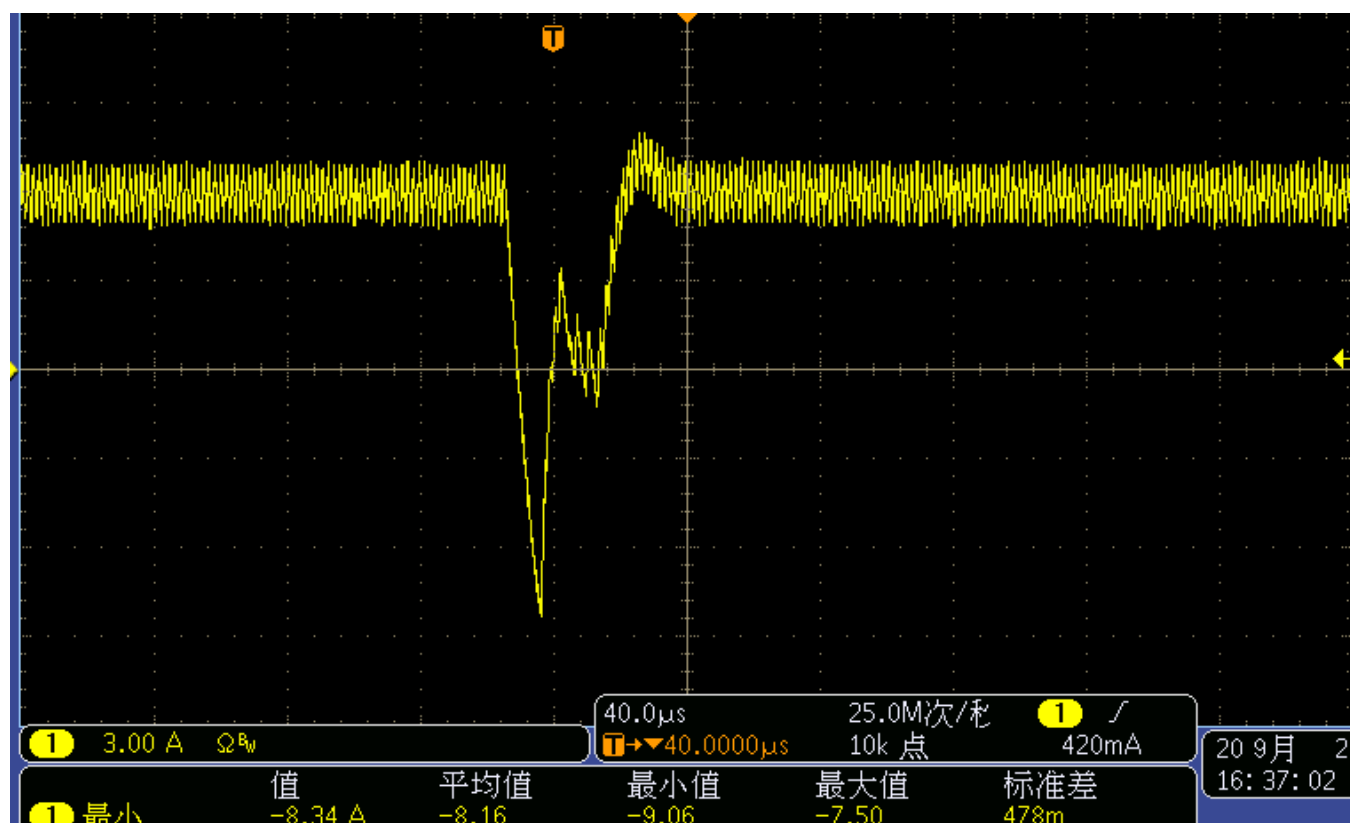


图 16. $V_{IN} = 19V$ 、电感为 $2.7\mu H$ 、输出电容为 $44\mu F$ 时的反向电流

图 17 中的波形显示了将电感从 $2.7\mu H$ 更改为 $4.7\mu H$ 的结果。反向电流从 $9A$ 降低到 $7A$ 。

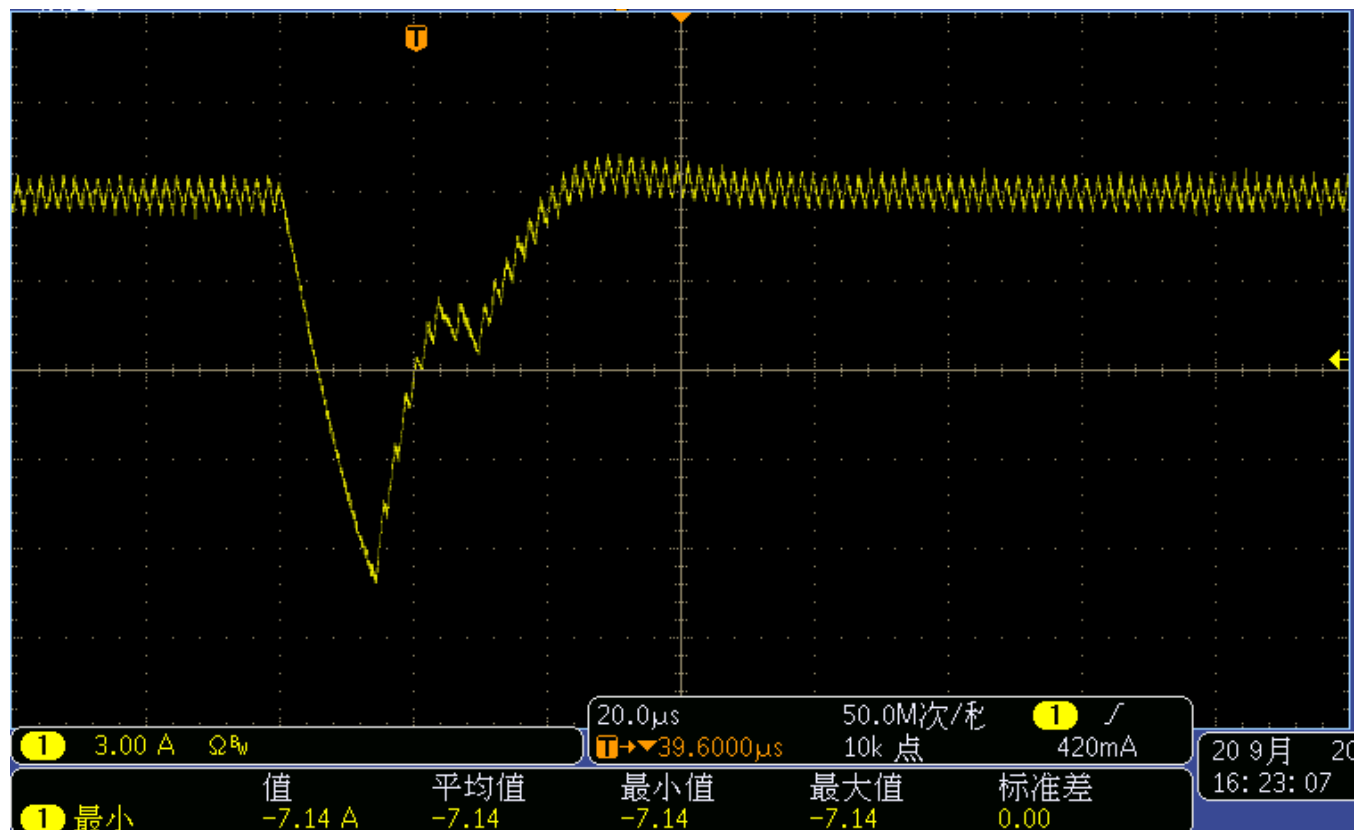


图 17. VIN = 19V、电感为 4.7μF、输出电容为 44μF 时的反向电流

由于 LED 驱动器在三个 LED 负载之间进行切换，因此在开关转换期间，通过 LED 的降压转换器的控制环路不存在。为了防止降压转换器的输出电压失控，该环路通过内部阻性负载将环路闭合。在此期间，开环电压控制处于活动状态。从一个 LED 转换到另一个 LED 意味着在先通后断 (BBM) 期间，所有 LED 都将关闭。所有三个 LED 的电流设置均为 0。建议将开环电压设置为最低 LED 正向电压附近。可以通过寄存器 0x18 以 1V 为阶跃在 3V 至 18V 之间设置开环电压。该开环电压也会影响反向电流，应根据具体设计要求进行适当设置。图 18 显示，当开环电压分别设置为 3V、4V 和 5V 时，反向电流减小到 10.2A、7.5A 和 4.7A。

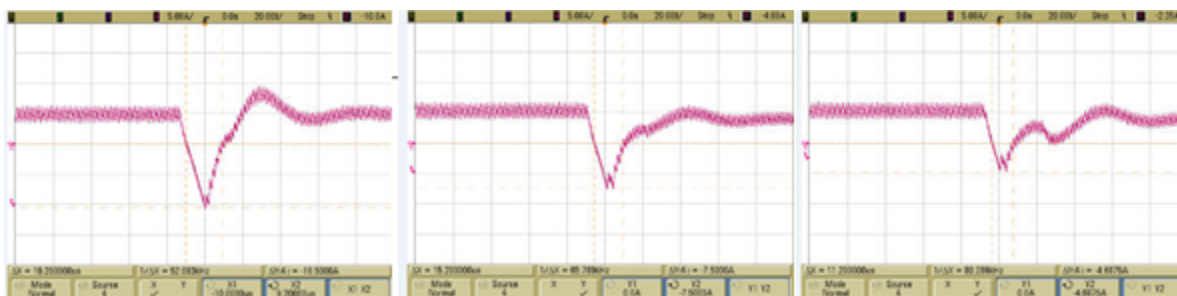


图 18. 反向电流与开环电压间的关系

修订历史记录

注：之前版本的页码可能与当前版本有所不同。

Changes from Original (May 2018) to A Revision	Page
• 更正了 1.3 节	3
• 将术语“V _{FLSH} ”更正为“V _{CC_FLSH} ”.....	3
• 已更改 在整个数据表中，将“DLP® Composer 控制 GUI”和“DLP® Composer”文本更改为“LightCrafter™ EVM GUI”和“LightCrafter™”。.....	8
• 已更改 图 7 图像对象和标题	8

重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2020 德州仪器半导体技术（上海）有限公司

重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2020 德州仪器半导体技术（上海）有限公司